

BEST AVAILABLE COPY

DIALOG(R) File 347:JAPIO
(c) 2004 JPO & JAPIO. All rts. reserv.

04333837 **Image available**
METHOD AND DEVICE FOR ACCESSING MEMORY CARD

PUB. NO.: 05-325537 [JP 5325537 A]
PUBLISHED: December 10, 1993 (19931210)
INVENTOR(s): ISAKI OSAMU
 SUDO NAGAKATSU
APPLICANT(s): OKI ELECTRIC IND CO LTD [000029] (A Japanese Company or
 Corporation), JP (Japan)
APPL. NO.: 04-133590 [JP 92133590]
FILED: May 26, 1992 (19920526)
INTL CLASS: [5] G11C-005/00; B41J-005/30; G06F-012/06
JAPIO CLASS: 45.2 (INFORMATION PROCESSING -- Memory Units); 29.4
 (PRECISION INSTRUMENTS -- Business Machines); 42.2
 (ELECTRONICS -- Solid State Components)
JOURNAL: Section: P, Section No. 1711, Vol. 18, No. 159, Pg. 103,
 March 16, 1994 (19940316)

ABSTRACT

PURPOSE: To increase information amount without significantly changing the device by providing a memory adaptor incorporated with plural memory cards and enabling an accessing to each memory card.

CONSTITUTION: A memory card adaptor 1 having memory cards 9 to 11 is inserted into the memory card slot 2 of a printer main body. A memory card 8 is individually attached to a memory card slot 3. A memory card ID is read by the printer main body, whether the one attached to the memory card slot is the memory card 8 or the adaptor 1 is judged and when it is judged to be the adaptor 1, a memory card slot number is written into the adaptor 1. A memory card slot corresponsive to the memory card slot number is connected to the slot 2 by the control section of the adaptor 1. Then, the ID code of a specified memory card is read out by the printer main body and the reading of memory card data is operated.

THIS PAGE BLANK (USPTO)

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat
(c) 2004 EPO. All rts. reserv.

11540468

Basic Patent (No,Kind,Date): JP 5325537 A2 931210 <No. of Patents: 001>

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 5325537	A2	931210	JP 92133590	A	920526 (BASIC)

Priority Data (No,Kind,Date):

JP 92133590 A 920526

PATENT FAMILY:

JAPAN (JP)

Patent (No,Kind,Date): JP 5325537 A2 931210

METHOD AND DEVICE FOR ACCESSING MEMORY CARD (English)

Patent Assignee: OKI ELECTRIC IND CO LTD

Author (Inventor): ISAKI OSAMU; SUDO NAGAKATSU

Priority (No,Kind,Date): JP 92133590 A 920526

Applic (No,Kind,Date): JP 92133590 A 920526

IPC: * G11C-005/00; B41J-005/30; G06F-012/06

JAPIO Reference No: ; 180159P000103

Language of Document: Japanese

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-325537

(43) 公開日 平成5年(1993)12月10日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 1 1 C 5/00	3 0 1 Z	6741-5L		
B 4 1 J 5/30		Z 8907-2C		
G 0 6 F 12/06	5 1 0	7368-5B		

審査請求 未請求 請求項の数8(全11頁)

(21) 出願番号 特願平4-133590

(22) 出願日 平成4年(1992)5月26日

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 伊崎 修

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(72) 発明者 須藤 永勝

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

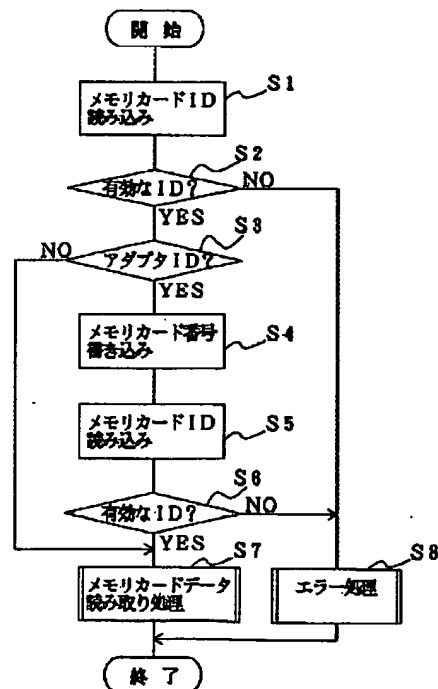
(74) 代理人 弁理士 清水 守 (外2名)

(54) 【発明の名称】 メモリカードのアクセス方法及びその装置

(57) 【要約】

【目的】 プリンタ本体やメモリカード等の情報機器の大幅な変更を要することなく、複数のメモリカードを使用して一度に扱うことができる情報量の増加を図ることのできるメモリカードのアクセス方法及びその装置を提供する。

【構成】 メモリカードをアクセスする方法及びその装置において、メモリカード9～11をメモリカードアダプタ1に装着し、前記メモリカードアダプタ1と前記メモリカードアダプタ1に装着された以外のメモリカード8とを識別し、前記メモリカードアダプタ1中のメモリカード9～11を指定することによってアクセスを行う。



【特許請求の範囲】

【請求項1】 メモリカードをアクセスする方法において、(a)メモリカードをメモリカードアダプタに装着し、(b)前記メモリカードアダプタと前記メモリカードアダプタに装着された以外のメモリカードとを識別し、(c)前記メモリカードアダプタ中のメモリカードを指定することによってメモリカードをアクセスすることを特徴とするメモリカードのアクセス方法。

【請求項2】 前記メモリカードアダプタは複数個のメモリカードを装着可能である請求項1記載のメモリカードのアクセス方法。

【請求項3】 前記識別は、同じメモリカードアダプタIDコードアドレスに格納されたメモリカードのIDコードとメモリカードアダプタIDコードとによって行う請求項1記載のメモリカードのアクセス方法。

【請求項4】 前記メモリカードアダプタIDコードとメモリカードIDコードを交互に出力することによって、前記メモリカードアダプタIDコードアドレスを繰り返し読み出す請求項3記載のメモリカードのアクセス方法。

【請求項5】 前記メモリカードの指定は、メモリカードIDコードアドレスにスロット番号を書き込むことで前記メモリカードアダプタのメモリカードスロットを選択して行う請求項1記載のメモリカードのアクセス方法。

【請求項6】 (a)メモリカードが装着可能なメモリカードスロットと、(b)外部装置と接続するメモリカードコネクタと、(c)前記メモリカードスロットと前記メモリカードコネクタとの間の信号を制御する制御回路とからなるメモリカードアダプタを有したメモリカードのアクセス装置。

【請求項7】 前記メモリカードコネクタは前記外部装置のメモリカードスロットに装着可能な請求項6記載のメモリカードのアクセス装置。

【請求項8】 前記メモリカードスロットは複数のメモリカードが装着可能である請求項6記載のメモリカードのアクセス装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、あらかじめフォーマットされたメモリカード又はメモリカートリッジなどの記録媒体（以下、これらをメモリカードで総称する）のアクセス方法及びその装置に関するものである。

【0002】

【従来の技術】情報機器、特にプリンタにおいては、メモリカードを着脱できるようメモリカードスロットを備え、文字情報などをあらかじめ記憶させたメモリカードを必要に応じて着脱させて使用している。図9は従来のメモリカードのアクセスの処理フロー図である。図において、始めにメモリカードがプリンタ本体に挿入される

と、プリンタ本体側ではステップS11においてメモリカードにそれぞれ付されているメモリカードIDを読み込む。次に、その読み込んだメモリカードIDが有効なものであるのか否かをステップS12において判定し、有効であればステップS13でメモリカードデータの読み取り処理が行われ、一方読み込んだメモリカードIDが有効でない場合にはステップS14でエラー処理が行われる。

【0003】前記のメモリカードのアクセスの処理は、プリンタ本体にメモリカードを挿入することに行われる。このメモリカードの使用によって、本体の価格を上げることなく、プリンタの使用者ごとあるいは用途ごとに異なる要求（例えば、多彩な文字種の要求など）に応じている。近来、プリンタの用途が高度化して、メモリカードで扱われる情報の量が増えてきている。

【0004】

【発明が解決しようとする課題】しかしながら、前記構成のメモリカードにおいては、一度に扱うことができる情報を増やすには、メモリカードスロットの数を増やすことによって使用するメモリカードの枚数を増加させるか、又はメモリカード自体の容量を増やすか等の手段がとられている。これらの手段はプリンタ本体やメモリカードの変更を要するものであって、プリンタ本体又はメモリカードの価格を上昇させることになり、使用者の金銭的負担を増加させることになる。

【0005】本発明は、前記従来のメモリカードの問題点を解決して、プリンタ本体やメモリカードの大幅な変更を要することなく、またそのために価格の上昇を招くことなく複数のメモリカードの使用を可能として一度に扱うことができる情報量の増加を図ることのできるメモリカードのアクセス方法及びその装置を提供することを目的とする。

【0006】

【課題を解決するための手段】本発明のメモリカードにおいては、複数のメモリカードを搭載することができるメモリカードアダプタを有し、該メモリカードアダプタに格納される各メモリカードのアクセス方法によって前記の目的を達成している。メモリカードをアクセスする方法において、メモリカードをメモリカードアダプタに装着し、前記メモリカードアダプタと前記メモリカードアダプタに装着された以外のメモリカードとを識別し、前記メモリカードアダプタ中のメモリカードを指定することによってメモリカードをアクセスするものである。

【0007】また、前記メモリカードアダプタは複数個のメモリカードを装着可能であり、前記識別は、同じメモリカードアダプタIDコードアドレスに格納されたメモリカードのIDコードとメモリカードアダプタIDコードとによりそれらを交互に出力することによって、前記メモリカードアダプタIDコードアドレスを繰り返し読み出して行う。また、前記メモリカードの指定は、メ

3

メモリカードIDコードアドレスにスロット番号を書き込むことで前記メモリカードアダプタのメモリカードスロットを選択して行われる。

【0008】メモリカードをアクセスする装置は、メモリカードが装着可能なメモリカードスロットと、外部装置と接続するメモリカードコネクタと、前記メモリカードスロットと前記メモリカードコネクタとの間の信号を制御する制御回路とからなるメモリカードアダプタを有し、前記メモリカードコネクタは前記外部装置のメモリカードスロットに装着可能であり、また前記メモリカードスロットは複数のメモリカードが装着可能である。

【0009】

【作用】本発明は、上記のメモリカードのアクセス方法及びその装置とすることによって、複数のメモリカードを装着したメモリカードアダプタを情報機器のメモリカードスロットに通常のメモリカードと同様にして装着することができ、一度に扱うことができる情報量の増加を、プリンタ本体価格の上昇やメモリカード価格の上昇を招くことなく行うことができる。

【0010】また、メモリカードアダプタとメモリカードアダプタに装着された以外のメモリカードとの識別を、前記メモリカードアダプタ中のメモリカードをメモリカードIDコードアドレスにスロット番号を書き込むことでメモリカードアダプタのメモリカードスロットを選択して指定する。また、同じメモリカードアダプタIDコードアドレスに格納されたメモリカードのIDコードとメモリカードアダプタIDコードとによりそれらを交互に出力することによってメモリカードアダプタIDコードアドレスを繰り返し読み出されるものであり、プリンタ本体などの情報機器に大幅な変更を要することなく行うことができる。

【0011】

【実施例】以下、本発明の実施例について図面を参照しながら詳細に説明する。本発明のメモリカードにおいては、複数のメモリカードをプリンタ本体のメモリカードスロットに適合させ、該メモリカードをプリンタ本体にアクセスさせるための装置と、そのアクセス方法からなり、さらに詳しくは複数のメモリカードスロットとプリンタ本体のメモリカードスロットに適合するコネクタ、及びプリンタ本体の指示に従ってアクセス可能なメモリカードのスロットを切り替える制御部とを有したメモリカードアダプタと、メモリカードスロットを切替える制御方法から構成されている。

【0012】始めに、本発明の複数のメモリカードをプリンタ本体のメモリカードスロットに適合させるメモリカードアダプタについて図2～4によって説明する。図2は本発明のメモリカードアダプタの斜視図であり、図3は本発明のメモリカードアダプタをプリンタ本体に装着した断面図であり、図4は本発明のメモリカードアダプタとプリンタ本体の斜視図である。

4

【0013】図2において、メモリカードアダプタ1はL字型をしており、前面部に複数のメモリカードを挿入させるための複数のメモリカードスロット7を有し、背面部にはプリンタ本体20のメモリカードスロットに接続するためのメモリカードコネクタ部が突出している。この実施例ではメモリカードスロット7のスロットの数が3の場合を示しているが、スロットの数は任意とすることができる。メモリカードアダプタ1は、図4に示すようにプリンタ本体20のメモリカードスロット2に前記メモリカードコネクタ部を挿入することによってプリンタ本体20に装着される。

【0014】図3はメモリカードアダプタ1がプリンタ本体20に装着された状態を示している。メモリカードアダプタ1とプリンタ本体20との接続は、メモリカードアダプタ1の端子部分をプリンタ本体20のメモリカードスロット2に挿入することによって行われ、一方、メモリカード9～11とメモリカードアダプタ1との接続は、メモリカード9～11をメモリカードアダプタ1のメモリカードスロット7に挿入し、該メモリカード9～11をメモリカード部4～6に装着することによって行われる。これによって、メモリカード9～11はプリンタ本体20に装着される。

【0015】また、プリンタ本体20にはメモリカードスロット2の他にメモリカードスロット3を有し、単独でメモリカード8を装着することができる。次に、本発明のメモリカードアダプタを用いたアクセス方法について説明する。図1は本発明のメモリカードのアクセスの処理フロー図である。まず、ステップS1によってプリンタ本体20はメモリカードIDを読み込み、ステップS2においてその読み込んだメモリカードIDが有効なものか否かを判定する。メモリカード8～11には、各メモリカードの種類を識別するために各メモリカードの種類に固有のIDコードが付与され、またメモリカードアダプタ1にもメモリカードと同様にIDコードが付与されている。このIDコードを読み込むことによって、プリンタ本体20はメモリカードスロットに装着されたものがメモリカード8であるのか、メモリカードアダプタ1であるのか知ることができる。そこで、ステップS1において読み込んだメモリカードのIDコードが有効と判定された場合には、次にステップS3でそのメモリカードスロットに装着されたものがメモリカード8であるのか、メモリカードアダプタ1であるのかの判定を行う。一方、ステップS2において、読み込んだメモリカードのIDコードが有効でないと判定された場合には、ステップS8に進みエラー処理が行われる。

【0016】ステップS3において、メモリカードアダプタ1であることが分かると、次にプリンタ本体20はステップS4でメモリカードスロット番号をメモリカードアダプタ1に書き込む。すると、メモリカードアダプタ1の制御部はそのメモリカードスロット番号に対応す

るメモリカードスロットを、プリンタ本体20のスロット2に接続する。次に、ステップS5においてプリンタ本体20は再度メモリカードのIDコードの読み込みを行う。すると、今度は指定されたメモリカードスロット番号に装着されているメモリカードのIDコードが読み出されてくる。ステップS6ではそのIDコードが有効であるか否かを判定して、IDコードが有効である場合にはメモリカードデータの読み取りの処理が行われる。また、IDコードが有効でない場合には、ステップS8においてエラー処理が行われる。

【0017】この後、プリンタ本体によって、さらにIDコードの読み込みが行われるまで、通常のメモリカードアクセスが行われる。プリンタ本体20による再度のIDコードの読み込みが行われると、アダプタの制御部は、プリンタ本体20のメモリカードスロット2とアダプタのメモリカードスロットとの接続を切り離れた後、プリンタ本体20に対してメモリカードアダプタ1のIDコードを返す。

【0018】以上の動作を繰り返すことによって、プリンタ本体20は、メモリカードアダプタ1に装着された全てのメモリカードをアクセスすることが可能となる。次に、メモリカードアダプタ1の構成を説明する。図5は本発明のメモリカードアダプタのブロック図である。図示されるように、プリンタ本体20とメモリカードアダプタ1の間は、メモリカードがセレクトされていることを示すメモリカードセレクトCS-N信号（以後“-N”は反転信号を表す）、データの読み込み動作であることを示すRD-N信号、データの書き込み動作であることを示すWR-N信号、データバスDATA信号、アドレスバスADR信号によって接続される。この他にも図示されていない電源信号、グランド信号、メモリカードが接続されていることを示す信号などがある。メモリカードアダプタ1とメモリカードと間もまた同じ信号線で接続される。

【0019】メモリカードアダプタ1側においては、プリンタ本体20のメモリカードスロット12とはメモリカードコネクタ13で接続され、CS-N信号が制御回路17に接続される。一方、該制御回路17からはメモリカード用のメモリカードスロット14~16に対してCS1-N信号、CS2-N信号、及びCS3-N信号が接続される。また、RD-N信号、WR-N信号、データバスDATA信号、及びアドレスバスADR信号はメモリカードコネクタ13と制御回路17とメモリカードスロット14~16間において接続されている。

【0020】次に、メモリカードアダプタ1の制御部17の動作について図1のステップに沿って説明する。図6は本発明のメモリカードアダプタ1の制御部17の動作図である。

(1) ステップS1: まず、プリンタ本体20からのメモリカードのアクセスはメモリカードのIDコードを読

むことによって始まる。

(2) ステップS2: 次に、第1回目のIDコード読み込みが始まると有効なIDコードか否かを判定を行う。この判定は、メモリカードアダプタ20の制御部17にある比較器101があらかじめ与えられているメモリカードアダプタのIDアドレス201とプリンタ本体20から出力されたアドレス202とを比較し、一致したことを示すCMP-N信号を出力することによって行われる。このCMP-N信号はデータ読み込みであることを示すRD-N信号と論理素子102において論理積を採った後、メモリカードアダプタ1のIDコード読み込みサイクルであることを記憶するフリップフロップ103の入力FI信号になる。FI信号によってフリップフロップ103は、メモリカードアダプタ1のIDコード読み込みサイクルであることを示すFO信号を出力する。そして、メモリカードアダプタ1がIDコードのアクセスサイクルであることは、最終的に、CMP-N信号とRD-N信号とFO信号の論理積を論理素子104で採ることによって、ID-G-N信号として出力される。

(3) ステップS3: 次にメモリカードかメモリカードアダプタかの判定に移る。前記ID-G-N信号によってメモリカードアダプタ1のIDコード203の出力をゲートしている3-ステートゲート105が開き、データバスDATA信号にIDコード203が出力される。出力されたメモリカードアダプタのIDコード203はプリンタ本体20で読み取られ、プリンタ本体20のメモリカードスロット12に装着されているのはメモリカードアダプタ1であることが認識される。

【0021】前記のステップS1~ステップS3の第1回目のIDコードの読み込みのタイムチャートを図7の(a)に示す。

(4) ステップS4: 次に、メモリカードアダプタ1のメモリカードスロット番号の書き込み動作を始める。プリンタ本体20は、IDアドレス201のアドレス番地にそのスロット番号の書き込みを行う。メモリカードスロット番号の書き込みが始まると、メモリカードアダプタ1の制御部17にある比較器101において、あらかじめ与えられているメモリカードアダプタ1のIDアドレス201のアドレス値とプリンタ本体20から出力されたアドレス202の値とを比較し、一致したことを示すCMP-N信号を出力する。このCMP-N信号はデータ書き込みであることを示すWR-N信号との論理積を論理素子106において採った後、アドレスデコーダ107のゲート入力DC-G-N信号となる。このDC-G-N信号により、アドレスデコーダ107は、データバスDATA信号からメモリカードアダプタ1のメモリカードスロット番号を取り込んでデコードし、そのメモリカードスロット番号に対応するD-n-N信号(nは1, 2又は3)を出力する。例えば、メモリカードアダプタ1のメモリカードスロット番号が2である場合には、D-

7

2-N信号が出力される。このD-2-N信号は、メモリカードアダプタ1のメモリカードスロット番号の書き込み動作の終了時に、ラッチ回路108によってラッチされ、信号L-2信号として出力される。前記ステップS4のメモリカード番号の書き込みのタイムチャートを図7の(b)に示す。

(5) ステップS5: 前記のステップで、プリンタ本体20はメモリカードアダプタ1に指定したメモリカードスロット番号n (nは1, 2, 又は3)、前記の場合には2に装着されており、該メモリカードスロット番号nに装着されたメモリカードのIDコード読み込み動作に入る。このメモリカードのIDコード読み込み動作は、メモリカードアダプタ20にとっては、第2回目のIDコード読み込み動作となる。

【0022】第2回目のIDコード読み込みが始まると、メモリカードアダプタ1の制御部17にある比較器101において、あらかじめ与えられているメモリカードアダプタ1のIDアドレス201の値とプリンタ本体20から出力されたアドレス202の値とを比較し、一致したことを示すCMP-N信号を出力する。このCMP-N信号は、データ読み込みであることを示すRD-N信号と論理素子102において論理積を採った後、メモリカードアダプタ1のIDコード読み込みサイクルであることを記憶するフリップフロップ103の入力FI信号になる。FI信号によってフリップフロップ103は、メモリカードアダプタ1がIDコード読み込みサイクルであることを示す信号FO-N信号をクリアする。このクリアされたFO-N信号の否定信号とCS-N信号の論理積を論理素子110において採ることによって、3-ステートゲート109が開き、メモリカードアダプタ1にあるメモリカードセレクト信号CSn (nは1, 2又は3)をメモリカードへ出力する。前記の場合では、CS2信号が出力される。これによって、メモリカードアダプタ1のメモリカードスロット15に装着されたメモリカードがセレクトされ、そのセレクトされたメモリカードのIDコードがプリンタ本体20によって読み込まれる。前記のステップS5のメモリカードのIDコードの読み込みのタイムチャートを図7の(c)に示す。

【0023】これ以降、IDコードアドレスを除くメモリカードへのアクセスは、メモリカードアダプタ1中のセレクトされたメモリカード、前記の例ではメモリカードスロット15に装着されたメモリカードへのアクセスとなる。

(6) ステップS6: ステップS5でメモリカードのIDコードの読み込みが終了した後、有効なIDコードか否かを判定を行う。このステップは前記のステップS2と同様に行われる。

【0024】また、プリンタ本体20が、メモリカードアダプタ1のメモリカードスロットを切り替える場合、プリンタ本体20は第3回目のIDコード読み込み動作を

8

行う。第3回目のIDコード読み込みが始まると、メモリカードアダプタ1の制御部17にある比較器101においてあらかじめ与えられているメモリカードアダプタ1のIDアドレス201の値とプリンタ本体20から出力されたアドレス202の値とを比較し、一致したことを示すCMP-N信号を出力する。このCMP-N信号は、データ読み込みであることを示すRD-N信号と論理素子102において論理積を採った後、メモリカードアダプタ1のIDコード読み込みサイクルであることを記憶するフリップフロップ103の入力FI信号によってフリップフロップ103はメモリカードアダプタ1のIDコード読み込みサイクルであることを示すFO-N信号を再出力する。そして、最終的にCMP-N信号とRD-N信号とFO-N信号の論理積を論理素子104で採ることによって、ID-G-N信号を出力して3-ステートゲート105を開き、データバスDATA信号にメモリカードアダプタ1のIDコード203を出力する。出力されたメモリカードアダプタ1のIDコード203はプリンタ本体20で読み取られ、第3回目のIDコード読み込みが正常に行われたことを確認する。この第3回目のIDコード読み込みは、シーケンス的には第1回目のIDコード読み込みと同じである。

【0025】プリンタ本体20のメモリカードカードスロット3にメモリカードアダプタ1ではなくメモリカード8が装着された場合について説明する。図8の(b)は通常のメモリカードのデータ読み込みのタイムチャートである。通常のメモリカードの場合には、ステップS3における判定でステップS7に移りメモリカードデータ読み取り処理が行われる。図において、ADR信号にはIDアドレス以外のアドレスが入力され、またDATA信号にはメモリカードのデータがプリンタ本体20に読み出される。

【0026】以下、メモリカードスロットナンバーの書き込み、メモリカードIDコードの読み込み、通常のメモリカードアクセスと、第1回目のIDコード読み込みが行われた以降の処理と同じ処理が繰り返される。前記のプリンタ本体20が第3回目のIDコード読み込み場合の動作のタイムチャートを図8の(a)に示す。

【0027】なお、本発明は前記実施例に限定されるものではなく、本発明の趣旨に基づき種々の変形が可能であり、それらを本発明の範囲から排除するものではない。

【0028】

【発明の効果】以上、詳細に説明したように、本発明によれば、プリンタなどの情報機器本体とメモリカードアダプタとの接続は、情報機器本体とメモリカードとの接続と同様に情報機器本体のメモリカードスロットに装着する方法が採られており、また、メモリカードアダプタの装着も情報機器本体のメモリカードスロットに挿入するだけで済むようになっている。また、そのメモリカー

ド制御に必要な情報機器本体の処理の変更もごくわずかな変更で済む。

【0029】したがって、情報機器本体のメモリカード制御方法をわずかに変更するだけで、メモリカードアダプタ専用の接続口を用意することなく、本体のメモリカードスロットを使って簡単にメモリカードスロットの数を増やすことができる。

【図面の簡単な説明】

【図1】本発明のメモリカードのアクセスの処理フロー図である。

【図2】本発明のメモリカードアダプタの斜視図である。

【図3】本発明のメモリカードアダプタをプリンタ本体に装着した断面図である。

【図4】本発明のメモリカードアダプタとプリンタ本体の斜視図である。

【図5】本発明のメモリカードアダプタのブロック図である。

【図6】本発明のメモリカードアダプタの制御部の動作図である。

【図7】本発明のメモリカードアダプタの制御部のタイムチャートである。

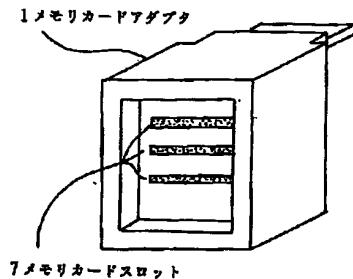
【図8】本発明のメモリカードアダプタの制御部のタイムチャートである。

【図9】従来のメモリカードのアクセスの処理フロー図である。

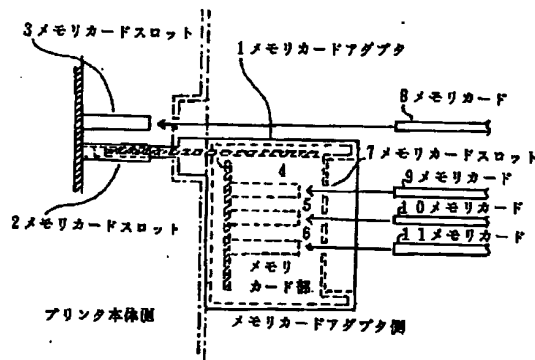
【符号の説明】

- 1 メモリカードアダプタ
- 2, 3, 7, 12, 14~16 メモリカードスロット
- 4~6 メモリカード部
- 8 メモリカード
- 9~11 メモリカード
- 13 メモリカードコネクタ
- 17 制御回路
- 20 プリンタ本体
- 101 比較器
- 102, 104, 106, 110 論理素子
- 103 フリップフロップ
- 105, 109 3-ステートゲート
- 107 デコーダ
- 108 ラッチ
- 201 IDアドレス
- 203 IDコード

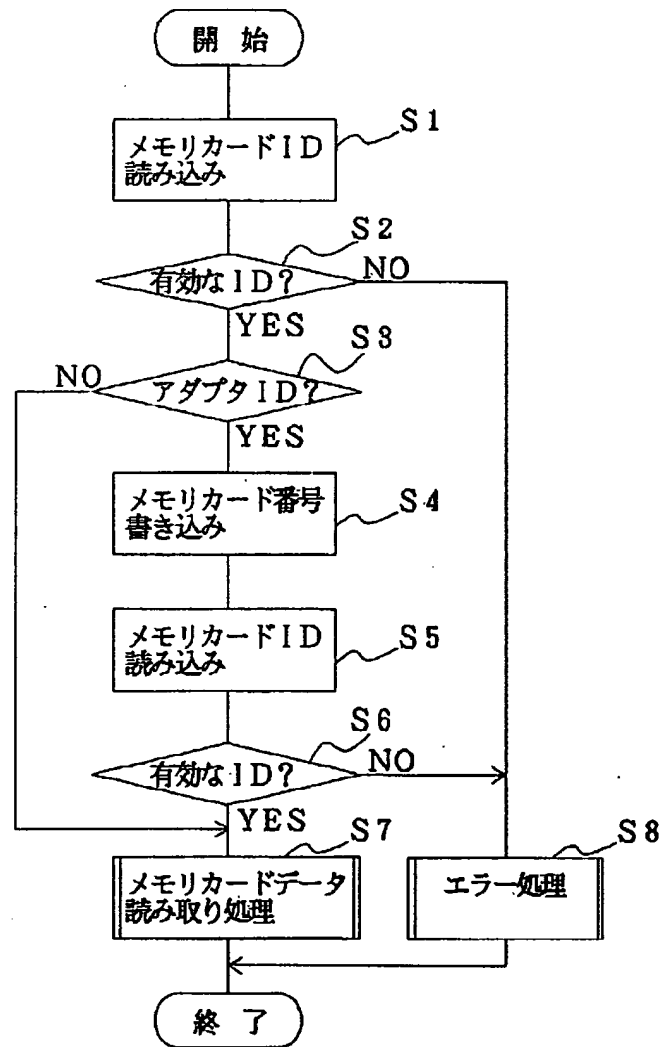
【図2】



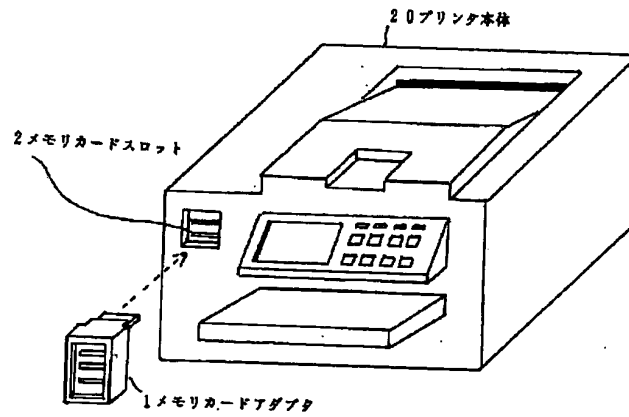
【図3】



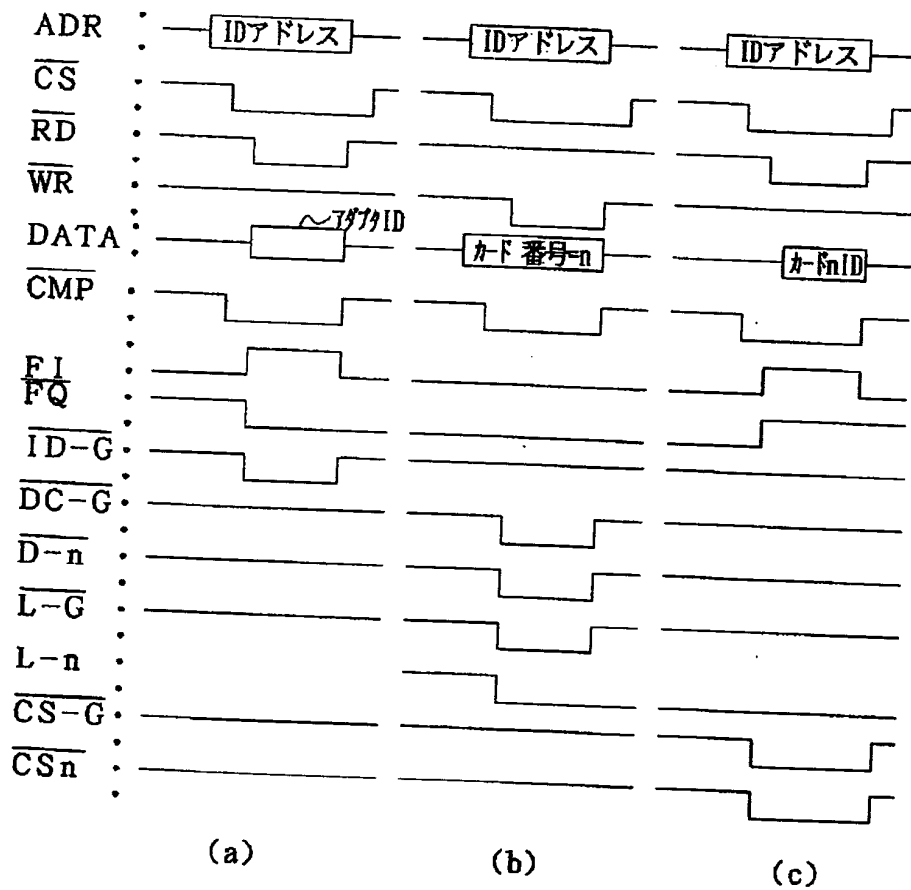
【図1】



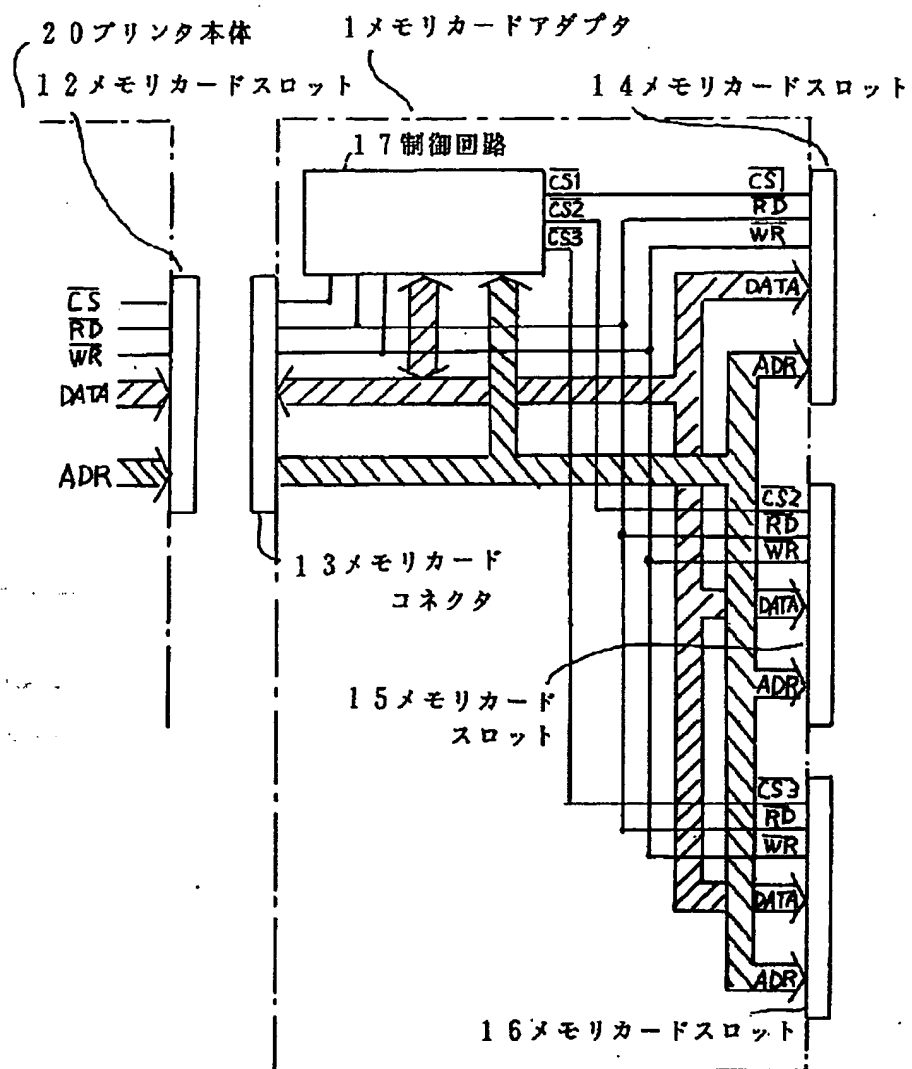
【図4】



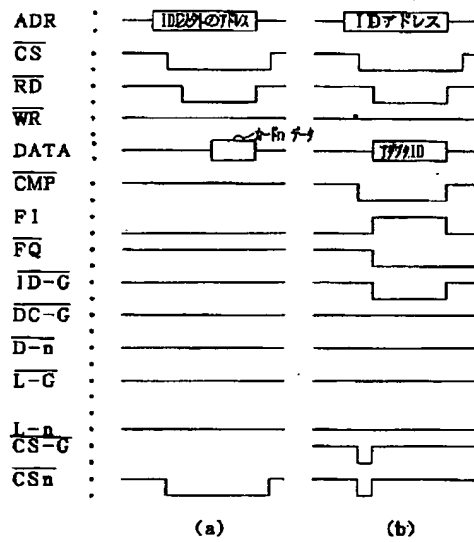
【図7】



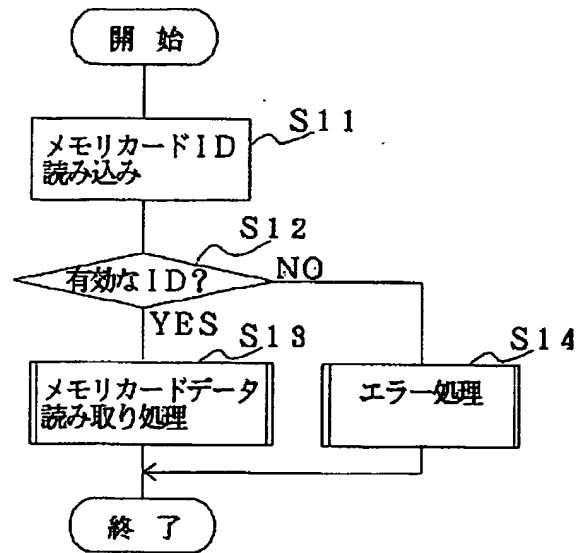
【図5】



【図8】



【図9】



THIS PAGE BLANK (USPTO)